培训课程 1 ：数字前端设计工程师

1. **数字前端设计工程师岗位描述：**

充分了解Verilog设计语言 ，能熟练进行Verilog编码和debug。掌握RTL综合原理、面积优化、低功耗基本原理及其相对应的电路知识。掌握异步电路跨时钟域处理 ，掌握数据传输速率不匹配的缓冲机制 ，掌握AMBA总线协议及相对应的接口开发，掌握SOC IP开发流程 。熟悉数字设计前端开发EDA工具使用。

* 负责IP模块规格定义、RTL代码开发，子系统/系统级集成。负责性能分析、数据带宽分析。
* 负责设计模块时序分析，时钟复位设计，低功耗设计和综合实现。
1. **招生对象：**

应届本科及研究生、相关企业新老员工；

1. **应届生入学要求：**

学历要求：本科以上；

对口专业：微电子、集成电路、半导体、电子工程、应用电子、通信工程、电子信息工程、计算机等相关专业。

基础课程：模拟电路、数字电路知识，高等数学等理工科基础。

报名审查：学员报名需提交简历，详述所学课程，通过审核方可正式报名参加；

1. **培训目标：**
2. 熟练使用Linux项目开发环境及工程自动化Makefile,TCL,Python等相关脚本。
3. 充分掌握Verilog设计语言，并结合实际项目掌握RTL coding/debug能力。
4. 在实战项目中了解代码综合原理、低功耗原理等基础知识，掌握代码设计优化、clock gating、performance分析等进阶设计技能。
5. 充分掌握同步/异步逻辑设计及CDC信号处理，完成同步/异步FIFO 设计编码项目。
6. 完成SOC IP：IIC/SPI模块实战，掌握基于APB总线的SOC IP设计方法，能够处理不同数据速率匹配，串并数据转换等典型设计方法。
7. 掌握视频处理设计基本知识，通过视频缩放模块Video Scaler 讲解，掌握视频数据处理基本概念，SOC IP带宽计算，模块内缓存设计等基本概念。
8. 掌握AMBA总线AXI/AHB/APB特性，完成AMBA Bridge设计，实现总线的基本读写操作，及outstanding/out of order等性能特性。
9. 芯片行业领域前端技术概述，讲解部分NOC/ Cache Coherence/ MIPI/ DDR /GPU /ZEBU(硬件加速器)/ FUSA（汽车电子功能安全性）基础知识，丰富知识面。
10. **培训内容**
11. 芯片设计基础课程（20 学时)
* Linux环境讲解
* 编码工具：Vim/GVim
* 脚本讲解：Makefile、TCL、Python
* Verilog：芯片设计课程讲解，结合实战IP学习芯片设计方法
* 同步/异步逻辑设计基础，综合实现基础，低功耗基础
* SV: SystemVerilog基本语法概述
1. 芯片设计实战课程（80 学时）
* 同步/异步FIFO实战：实际编码同/异步FIFO模块并通过TB测试
* IIC模块实战（二选一）
* SPI模块实战（二选一）
* SOC IP模块基础讲解：基于APB总线的Real Time Clock模块讲解IP设计代码和特性
* 视频缩放模块Video Scaler: 讲解IP设计代码和特性
1. 芯片设计亮点提高课程（30 学时）
* AMBA Bridge：SOC最常用的总线，讲解协议，通过实战学习掌握AMBA总线特性
* NOC：大规模SOC设计最常用的总线互连IP，讲解概念让学生对总线互联设计有所了解
* cache coherence：讲解cache一致性的基本概念及同步原理
1. 芯片前端技术概述（10学时）
* MIPI：系统显示、控制接口协议
* DDR：芯片最常用的存储IP
* GPU：图形处理运算处理器，介绍概念增强学生对整体芯片的认知；
* Zebu(emulation)：近几年流行的硬件加速仿真工具，讲解概念扩展学生的知识面；
* 汽车电子功能安全性：了解汽车电子功能安全性基础概念，理解安全机制的制定、实现原理，理解验证方案和目标
1. **授课方式：**

培训总时长：20周；

授课方式：周末一日6学时，周中晚答疑2学时，一周预计8学时，正常线下集中授课，视特殊情况部分或集体线上授课。

项目实战环境：在线Linux服务器VPN登录进行项目实战。